

CEFET

Departamento de Engenharia Elétrica - DEPEL

GELE 7163 *Eletrônica Digital*

Parte # 2 - Circuitos Combinatórios

Prof. Alessandro Jacoud Peixoto

Referências :

- Notas de Aula.
- Mendonça, Alexandre e Zelenovsky, Ricardo, Eletrônica Digital: Curso Prático e Exercícios, MZ Editora Ltda, 2004, ISBN: 85-87385-10-0.
- Tocci, R.J., Widmer, N.S., Moss, G.L. - Sistemas Digitais, Princípios e Aplicações, 10^a Edição, São Paulo: Pearson Prentice Hall, 2007, 804 p., ISBN 9788576050957.
- Ercegovac, Milos , Lang, Tomas - Introdução aos Sistemas Digitais - Bookman.
- Wakerly, John F., Digital Designs Principles and Practices, 3o edição, Prentice Hall, 1990.

Referências :

- Malvino/Leach - Eletrônica Digital Princípios e Aplicações - McGraw-Hill.
- Texas/ McGraw-Hill - Manual de Circuitos TTL.
- Taub, Herbert - Circuitos Digitais e Microprocessadores - São Paulo: Editora McGraw-Hill, 1984, 510p.
- Fregni, Edson; Saraiva, A.M. – Engenharia do Projeto Lógico Digital: Conceitos e Prática – Edgard Blücher.
- Zelenovsky, R. ; Mendonça, Alexandre . Microcontroladores: Programação e Projeto com a Família 8051. 1. ed. Rio de Janeiro: MZ Editora Ltda., 2005. v. 1. 448 p.

Referências :

- R. H. Katz, Borriello G., Contemporary Logic Design, Prentice Hall, 2004.
- Tocci, Ronald J., Laskowski, Lester P., Microprocessadores e Microcomputadores - Hardware e Software, 3^a edição, Prentice Hall do Brasil, 1990.
- Mano , M. Morris . Digital Design. 2.ed . Englewood Cliffs: Prentice-Hall International, c1991. 516p. ISBN 0132129949.
- Bignell, James, Donovan, Robert. Eletrônica Digital. São Paulo: Makron, 1995.
- Idoeta, Ivan V.; Capuano, Francisco G., Elementos de Eletrônica Digital. 37. ed. São Paulo: Érica, 2006. 524p.

2 – Introdução a Circuitos Lógicos

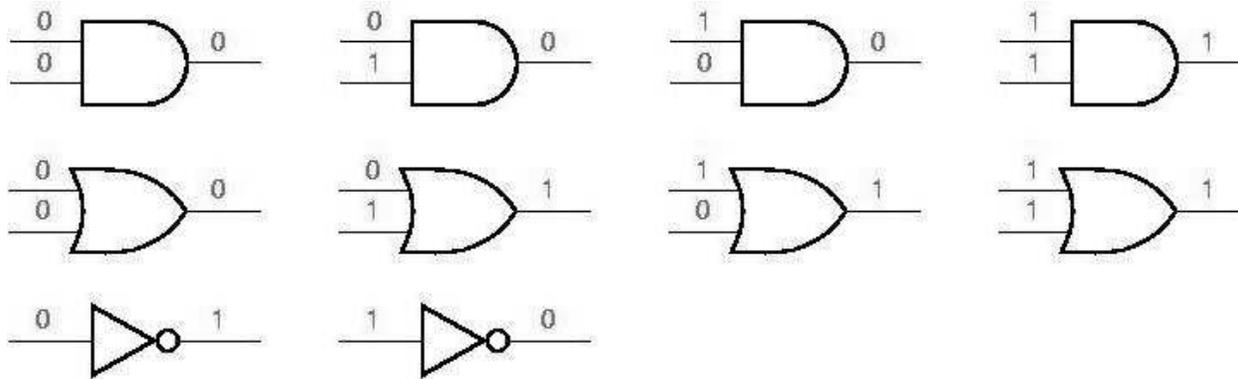
- Álgebra Booleana, Tabelas Verdade, Funções Lógicas
- Princípios de Sistemas Combinacionais
- Combinações de Funções Lógicas
- Análise de Circuitos
- Exercícios

2 – Introdução a Circuitos Lógicos

- VHDL
- Projetos de Circuitos Combinacionais
- Sistemas de Numeração e Códigos
- Princípios de Sistemas Seqüenciais
- Memória, CPLDs e FPGAs

2 - Portas

- Portas são os dispositivos digitais mais básicos.
- Uma porta tem uma ou mais entradas e produz uma saída que é uma função dos valores das entradas atuais.
- Uma porta é um circuito combinacional porque sua saída depende apenas da combinação das entradas atuais.



2 - Flip-Flop

- Um flip-flop é um dispositivo que armazena 0 ou 1.
- O estado de um flip-flop é o valor atual armazenado.
- O valor armazenado apenas pode ser mudado em determinado instante de tempo, controlado por um sinal de entrada chamado *clock*.
- Um circuito digital que possui flip-flops é chamado de circuito seqüencial.
- A saída de um circuito seqüencial depende, a qualquer instante, não apenas da sua corrente de entrada mas também da seqüência de entradas que foi aplicada (entradas passadas).
- \Rightarrow Um circuito seqüencial tem memória dos eventos passados.

2 - Software

- Atualmente as ferramentas de software são essenciais para o projeto de circuitos digitais.
- HDL (*Hardware Description Language*) e as ferramentas correspondentes de simulação e síntese são amplamente usadas.
- Em um ambiente CAD (*Computer-Aided Design*), as ferramentas aumentam a produtividade e ajudam na correção de erros e na previsão do comportamento.
 - Entrada de esquemáticos, compiladores HDLs, simuladores e ferramentas de síntese.
 - Analisadores no domínio do tempo, simuladores e bancadas de teste.

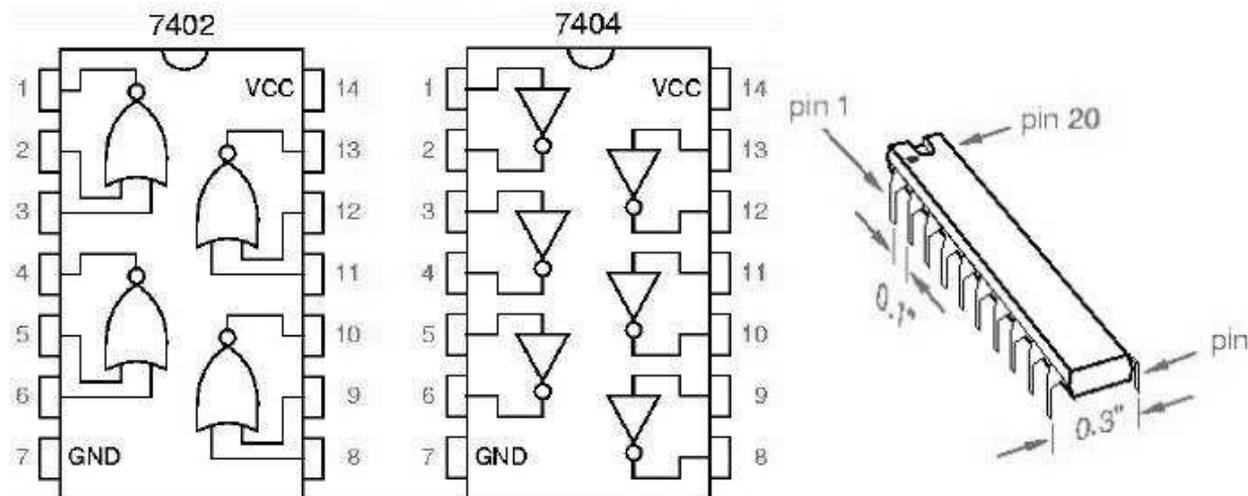
2 - Circuitos Integrados (ICs)

- Os ICs (coleção de portas fabricadas em um único *chip* de silício) são classificados pelo seu tamanho:
 - SSI (*small scale integration*): 1 a 20 portas – um pequeno número de portas.
 - MSI (*medium scale integration*): 20 a 200 portas – decodificador, registrador, contador.
 - LSI (*large scale integration*): 200 a 200.000 portas – pequenas memórias, PLD (*Programmable Logic Device*).
 - VLSI (*very large scale integration*): > 1.000.000 transistores – μ processadores, memórias.

OBS: O Pentium 4 tem 42.000.000 transistores !!!

2 - SSI

- *Dual In-line Pin packages (DIP).*
- Atualmente, os integrados SSI são usados como ligação entre componentes maiores em sistemas complexos.
- SSI → PLDs (*Programmable Logic Devices*).



2 - *Programmable Logic Devices (PLDs)*

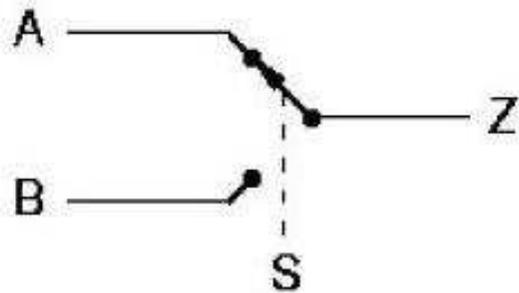
- Alguns CIs podem ter a sua função lógica programada depois que são fabricados. A maioria deles pode ser reprogramada, o que permite que erros sejam corrigidos sem substituir o dispositivo.
- PLD (PLA ou PAL): dois níveis estruturais de portas AND e OR com conexões programáveis pelo usuário.
- CPLDs (*Complex PLDs*) e FPGAs (*Field Programmable Gate Arrays*) foram projetadas para acomodar sistemas maiores.
- HDLs e as respectivas ferramentas permitem que um projeto seja compilado, sintetizado, e carregado em um dispositivo em um curto intervalo de tempo. Isto permite uma rápida prototipagem.

2 - Níveis de Projeto Digital

- Projetos digitais podem ser implementados em vários níveis diferentes de representação e abstração. Embora você possa projetar em um nível particular, de vez em quando será necessário acessar os níveis superiores e inferiores para entender o que está ocorrendo.
- **Não serão abordados neste curso:**
 - O nível mais baixo é o nível físico do dispositivo e os processos de fabricação de CI.
 - O nível transistor é o próximo.

2 - Níveis de Projeto Digital - Exemplos

- Considere um multiplexador (MUX) com:
 - 2 bits entrada (A, B).
 - 1 bit controle (S).
 - 1 bit saída (Z).



2 - Multiplexador 2×1 - Nível Transistor

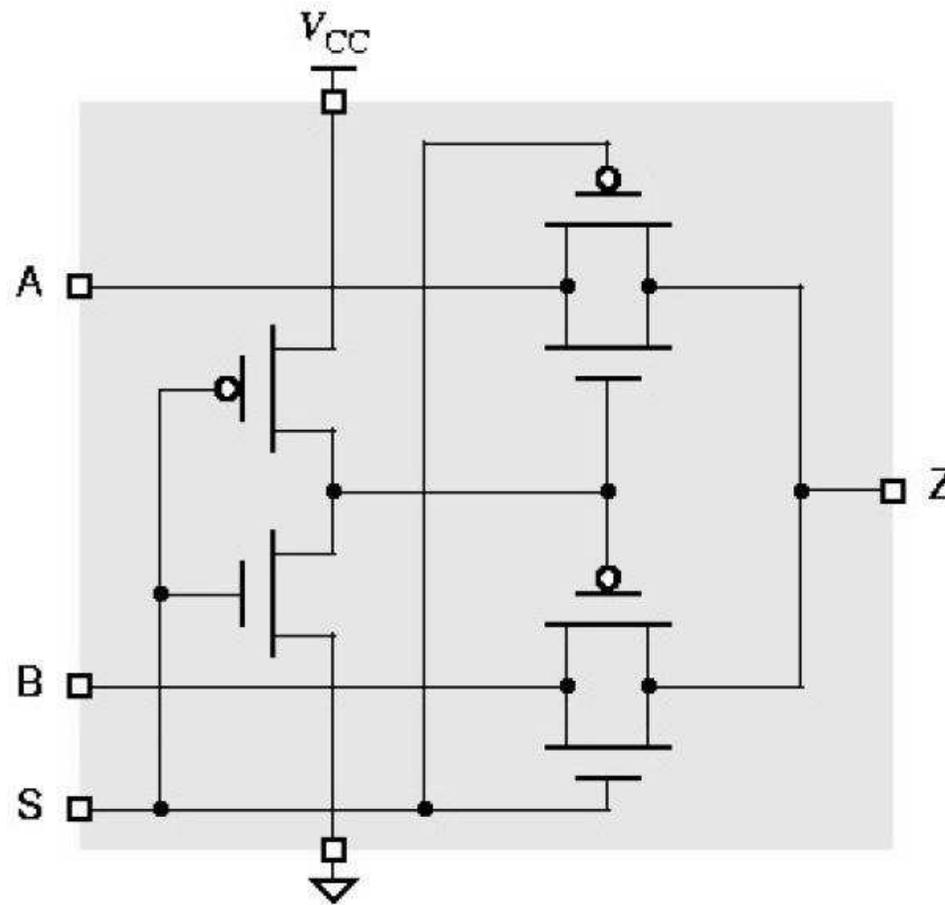
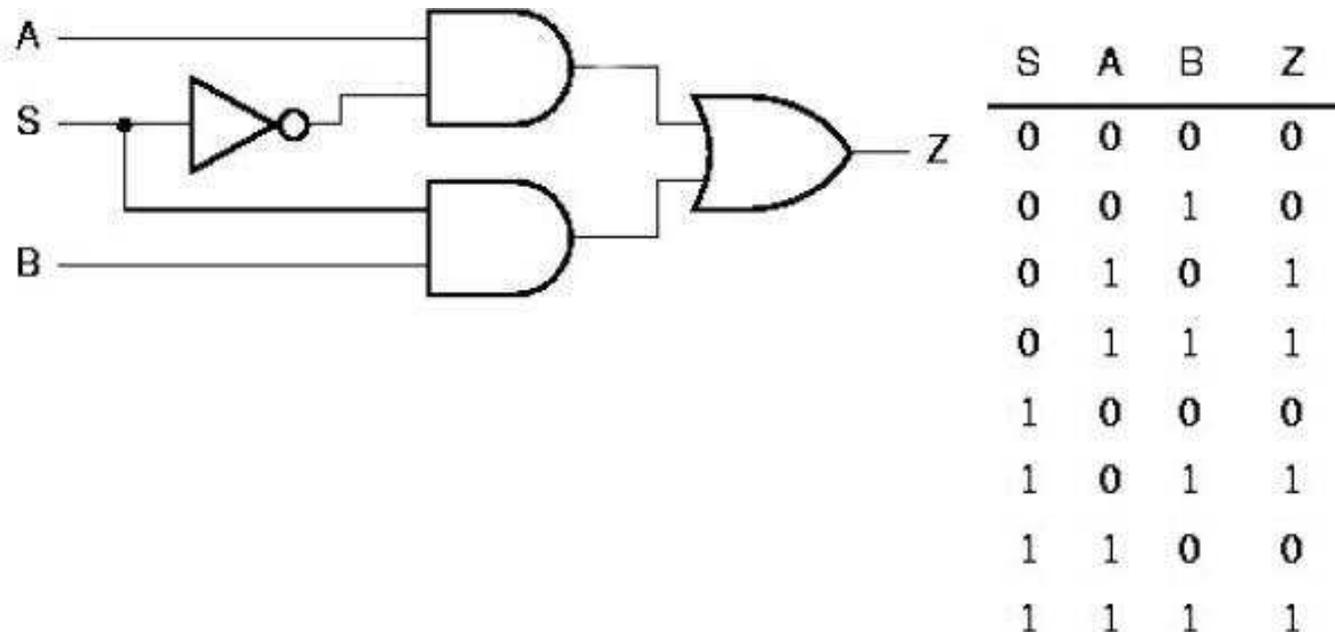


Figura 1: Projeto em tecnologia CMOS usando 6 transistores.

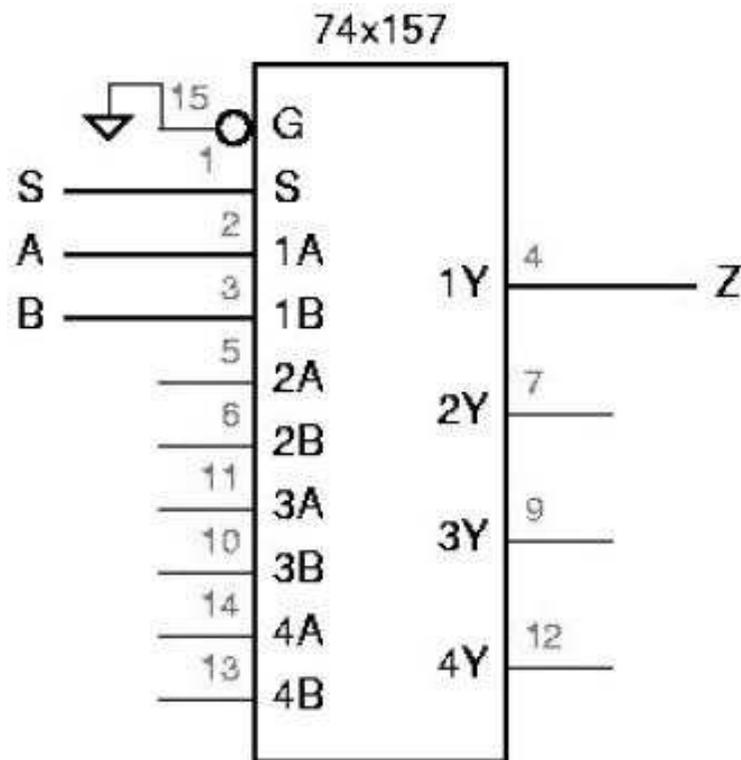
2 - Multiplexador 2×1 - Nível Tradicional

- Após a construção da tabela verdade, álgebra Booleana e algoritmos de minimização são usados para gerar uma equação ótima (2-níveis AND-OR).
- Para o multiplexador: $Z = \bar{S}.A + S.B$. Esta equação pode ser convertida em um diagrama a nível de portas lógicas.



2 - Multiplexador 2×1 - Nível de Blocos Pré-Definidos

- O 74x157 é um *chip* MSI que faz a multiplexação de 2 entradas (4-bits cada).
- A figura mostra o diagrama a nível de bloco para o 74x157 (16-pinos – DIP).



2 - Multiplexador 2×1 - Nível Algorítmico

- HDLs, como VHDL, podem ser usados para especificar a função do MUX por um algoritmo.
- A ferramenta de síntese usa a descrição a seguir e produz um circuito em uma dada tecnologia alvo, onde:
 - A entidade (*entity*) especifica as entradas e saídas do circuito.
 - A arquitetura (*architecture*) define o comportamento do multiplexador.

2 - Multiplexador 2×1 - Nível Algorítmico

```
library IEEE;
use IEEE.std_logic_1164.all;

entity Vchaplmux is
    port ( A, B, S: in  STD_LOGIC;
          Z:          out STD_LOGIC );
end Vchaplmux;

architecture Vchaplmux_arch of Vchaplmux is
begin
    Z <= A when S = '0' else B;
end Vchaplmux_arch;
```